



35C.14179

Handwritten: 2-2702 2879

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

YOICHI ANDO, ET AL.

Application No.: 09/722,454

Filed: November 28, 2000

For: METHOD FOR MANUFACTURING
ELECTRON BEAM DEVICE,
METHOD FOR MANUFACTURING
IMAGE FORMING APPARATUS,
ELECTRON BEAM DEVICE AND
IMAGE FORMING APPARATUS
MANUFACTURED THOSE
MANUFACTURING METHODS,
METHOD AND APPARATUS FOR
MANUFACTURING ELECTRON
SOURCE AND APPARATUS FOR
MANUFACTURING IMAGE
FORMING APPARATUS

Examiner: Not Yet Assigned

Group Art Unit: 2879

August 27, 2001

Vertical stamp: RECEIVED
AUG 30 2001
TECHNOLOGY CENTER 2600

CLAIM TO PRIORITY

Sir:

Applicants hereby claim priority under the International Convention and all rights to which they are entitled under 35 U.S.C. § 119 based upon the following Japanese Priority Applications:

11-011108, filed January 19, 1999

11-024249, filed February 1, 1999

11-041867, filed February 19, 1999

11-047085, filed February 24, 1999

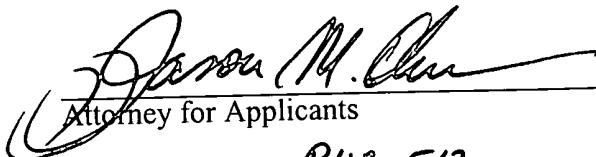
11-050508, filed February 26, 1999

11-050576, filed February 26, 1999

Certified copies of the priority documents are enclosed.

Applicants' undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,



Attorney for Applicants
Registration No. P48,512

FITZPATRICK, CELLA, HARPER & SCINTO
30 Rockefeller Plaza
New York, New York 10112-3801
Facsimile: (212) 218-2200

NY_MAIN 195404 v 1



日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

df0 1417905

RECEIVED
AUG 30 2001
TECHNOLOGY CENTER

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1999年 2月26日

出願番号

Application Number:

平成11年特許願第050508号

出願人

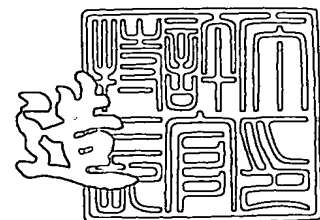
Applicant(s):

キヤノン株式会社

2000年12月22日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3106891

【書類名】 特許願

【整理番号】 3936048

【提出日】 平成11年 2月26日

【あて先】 特許庁長官 殿

【国際特許分類】 C09K 3/16
H09N 5/00

【発明の名称】 画像形成装置及びその製造方法

【請求項の数】 13

【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内
【氏名】 安藤 洋一

【発明者】
【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内
【氏名】 羽山 彰

【特許出願人】
【識別番号】 000001007
【氏名又は名称】 キヤノン株式会社

【代理人】
【識別番号】 100070219
【弁理士】
【氏名又は名称】 若林 忠
【電話番号】 03-3585-1882

【選任した代理人】
【識別番号】 100100893
【弁理士】
【氏名又は名称】 渡辺 勝

【選任した代理人】

【識別番号】 100088328

【弁理士】

【氏名又は名称】 金田 暢之

【選任した代理人】

【識別番号】 100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【手数料の表示】

【予納台帳番号】 015129

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像形成装置及びその製造方法

【特許請求の範囲】

【請求項 1】 電子ビーム源を形成したリアプレートと、電子ビームの照射により発光する蛍光体を形成したフェースプレートとを備えた画像形成装置の製造方法において、前記リアプレートと前記フェースプレートとを含む真空容器を形成する前に、電極が形成された基板に高電圧を印加する工程を有することを特徴とする画像形成装置の製造方法。

【請求項 2】 高電圧を印加する工程を、電子ビーム源完成前の電極が形成されたリアプレート用基板に対して行う請求項 1 記載の画像形成装置の製造方法。

【請求項 3】 高電圧を印加する工程を、真空中で行う請求項 1 または 2 記載の画像形成装置の製造方法。

【請求項 4】 高電圧を印加する工程を、気体中で行う請求項 1 または 2 記載の画像形成装置の製造方法。

【請求項 5】 電極が形成された基板は、対向する電極付きダミーフェースプレートとの間に高電圧を印加される請求項 1 乃至 4 の何れか一項記載の画像形成装置の製造方法。

【請求項 6】 電極が形成された基板は、電子放出素子への給電用配線を有し、その配線を一方の電極として、ダミーフェースプレートをもう一方の電極として高電圧を印加する請求項 1 乃至 5 の何れか一項記載の画像形成装置の製造方法。

【請求項 7】 電極が形成された基板は、複数の電子放出素子をマトリクス配線するための給電用の複数の行方向配線と複数の列方向配線を有し、行方向配線と列方向配線全てを共通とし、それを一方の電極、ダミーフェースプレートをもう一方の電極として高電圧を印加する請求項 1 乃至 5 の何れか一項記載の画像形成装置の製造方法。

【請求項 8】 高電圧は、低圧から徐々に昇圧していく直流である請求項 1 乃至 7 の何れか一項記載の画像形成装置の製造方法。

【請求項 9】 高電圧は、低圧から徐々に昇圧していく交流である請求項 1 乃至 7 の何れか一項記載の画像形成装置の製造方法。

【請求項 10】 高電圧は、低圧から徐々に昇圧していくパルス電圧である請求項 1 乃至 7 の何れか一項記載の画像形成装置の製造方法。

【請求項 11】 電子ビーム源は、冷陰極素子である請求項 1 乃至 10 の何れか一項記載の画像形成装置の製造方法。

【請求項 12】 電子ビーム源は、表面伝導型放出素子である請求項 1 乃至 10 の何れか一項記載の画像形成装置の製造方法。

【請求項 13】 請求項 1 乃至 12 の何れか一項記載の方法により製造されたことを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子線装置およびその応用である表示装置等の画像形成装置の製造方法に関するものである。

【0002】

【従来の技術】

従来から、電子放出素子として熱陰極素子と冷陰極素子の 2 種類が知られている。このうち冷陰極素子では、たとえば表面伝導型放出素子や、電界放出型素子（以下 FE 型と記す）や、金属／絶縁層／金属型放出素子（以下 MIM 型と記す）、などが知られている。

【0003】

表面伝導型放出素子としては、たとえば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965) や、後述する他の例が知られている。

【0004】

表面伝導型放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたものの他に

、Au薄膜によるもの[G. Dittmer: "Thin Solid Films", 9, 317 (1972)]や、 $\text{In}_2\text{O}_3/\text{SnO}_2$ 薄膜によるもの[M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)]や、カーボン薄膜によるもの[荒木久 他: 真空、第26巻、第1号、22 (1983)]等が報告されている。

【0005】

これらの表面伝導型放出素子の素子構成の典型的な例として、図17に前述のM. Hartwell らによる素子の平面図を示す。同図において、3001は基板で、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。該導電性薄膜3004に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0.5～1 [mm]、Wは、0.1 [mm]で設定されている。尚、図示の便宜から、電子放出部3005は導電性薄膜3004の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0006】

M. Hartwell らによる素子をはじめとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するのが一般的であった。すなわち、通電フォーミングとは、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局所的に破壊もしくは変形もしくは変質せしめ、電氣的に高抵抗な状態の電子放出部3005を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

【0007】

また、FE型の例は、たとえば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Ph

ysics, 8, 89 (1956) や、あるいは、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) などが知られている。

【0008】

FE型の素子構成の典型的な例として、図18に前述のC. A. Spindtらによる素子の断面図を示す。同図において、3010は基板で、3011は導電材料よりなるエミッタ配線、3012はエミッタコーン、3013は絶縁層、3014はゲート電極である。本素子は、エミッタコーン3012とゲート電極3014の間に適宜の電圧を印加することにより、エミッタコーン3012の先端部より電界放出を起こさせるものである。

【0009】

また、FE型の他の素子構成として、図18のような積層構造ではなく、基板上に基板平面とほぼ平行にエミッタとゲート電極を配置した例もある。

【0010】

また、MIM型の例としては、たとえば、C. A. Mead, "Operation of tunnel-emission Devices, J. Appl. Phys., 32, 646 (1961) などが知られている。MIM型の素子構成の典型的な例を図19に示す。同図は断面図であり、図において、3020は基板で、3021は金属よりなる下電極、3022は厚さ100オングストローム程度の薄い絶縁層、3023は厚さ80～300オングストローム程度の金属よりなる上電極である。MIM型においては、上電極3023と下電極3021の間に適宜の電圧を印加することにより、上電極3023の表面より電子放出を起こさせるものである。

【0011】

上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒーターを必要としない。したがって、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密

度で配置しても、基板の熱溶融などの問題が発生しにくい。また、熱陰極素子がヒーターの加熱により動作するため応答速度が遅いのは異なり、冷陰極素子の場合には応答速度が速いという利点もある。このため、冷陰極素子を応用するための研究が盛んに行われてきている。

【0012】

たとえば、表面伝導型放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、たとえば本出願人による特開昭 6 4 - 3 1 3 3 2 号において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0013】

また、表面伝導型放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【0014】

特に、画像表示装置への応用としては、たとえば本出願人による U S P 5, 0 6 6, 8 8 3 や特開平 2 - 2 5 7 5 5 1 号や特開平 4 - 2 8 1 3 7 号において開示されているように、表面伝導型放出素子と電子ビームの照射により発光する蛍光体とを組み合わせ用いた画像表示装置が研究されている。表面伝導型放出素子と蛍光体とを組み合わせ用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【0015】

また、F E 型を多数個ならべて駆動する方法は、たとえば本出願人による U S P 4, 9 0 4, 8 9 5 に開示されている。また、F E 型を画像表示装置に応用した例として、たとえば、R. Meyer らにより報告された平板型表示装置が知られている [R. Meyer : " Recent Development on Micro-tips Display at LETI", Tech. Digest of 4th Int. Vacuum Microelectronics Conf., Nagahama, pp. 6~9 (1991)]。

【0016】

また、MIM型を多数個並べて画像表示装置に応用した例は、たとえば本出願人による特開平3-55738号に開示されている。

【0017】

上記のような電子放出素子を用いた画像形成装置のうちで、奥行きが薄い平面型表示装置は省スペースかつ軽量であることから、ブラウン管型の表示装置に置き換わるものとして注目されている。

【0018】

図20は、平面型の画像表示装置をなす表示パネル部の一例を示す斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

【0019】

図中、3115はリアプレート、3116は側壁、3117はフェースプレートであり、リアプレート3115、側壁3116およびフェースプレート3117により、表示パネルの内部を真空中に維持するための外囲器（気密容器）を形成している。

【0020】

リアプレート3115には基板3111が固定されているが、この基板3111上には冷陰極素子3112が、 $N \times M$ 個形成されている。（ N 、 M は2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。）また、前記 $N \times M$ 個の冷陰極素子3112は、図20に示すとおり、 M 本の行方向配線3113と N 本の列方向配線3114により配線されている。これら基板3111、冷陰極素子3112、行方向配線3113および列方向配線3114によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線3113と列方向配線3114の少なくとも交差する部分には、両配線間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0021】

フェースプレート3117の下面には、蛍光体からなる蛍光膜3118が形成されており、赤（R）、緑（G）、青（B）の3原色の蛍光体（不図示）が塗り分けられている。また、蛍光膜3118をなす上記各色蛍光体の間には黒色体（

不図示) が設けてあり、さらに蛍光膜 3118 のリアプレート 3115 側の面には、A1 等からなるメタルバック 3119 が形成されている。

【0022】

$Dx1 \sim Dx m$ および $Dy1 \sim Dy n$ および Hv は、当該表示パネルと不図示の電気回路とを電氣的に接続するために設けた気密構造の電気接続用端子である。 $Dx1 \sim Dx m$ はマルチ電子ビーム源の行方向配線 3113 と、 $Dy1 \sim Dy n$ はマルチ電子ビーム源の列方向配線 3114 と、 Hv はメタルバック 3119 と各々電氣的に接続している。

【0023】

また、上記気密容器の内部は 10 のマイナス 6 乗 Torr 程度の真空中に保持されており、画像表示装置の表示面積が大きくなるにしたがい、気密容器内部と外部の気圧差によるリアプレート 3115 およびフェースプレート 3117 の変形あるいは破壊を防止する手段が必要となる。リアプレート 3115 およびフェースプレート 3116 を厚くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たときに画像のゆがみや視差を生ずる。これに対し、図 20 においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体 (スパーサあるいはリブと呼ばれる) 3120 が設けられている。このようにして、マルチビーム電子源が形成された基板 3111 と蛍光膜 3118 が形成されたフェースプレート 3116 間は通常サブミリないし数ミリに保たれ、前述したように気密容器内部は高真空中に保持されている。

【0024】

以上説明した表示パネルを用いた画像表示装置は、容器外端子 $Dx1$ ないし $Dx m$ 、 $Dy1$ ないし $Dy n$ を通じて各冷陰極素子 3112 に電圧を印加すると、各冷陰極素子 3112 から電子が放出される。それと同時にメタルバック 3119 に容器外端子 Hv を通じて数百 [V] ないし数 [kV] の高圧を印加して、上記放出された電子を加速し、フェースプレート 3117 の内面に衝突させる。これにより、蛍光膜 3118 をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0025】

【発明が解決しようとする課題】

以上説明した画像表示装置の表示パネルにおいては、以下のような問題点があった。

【0026】

前述のように、冷陰極素子 3 1 1 2 からの放出電子を加速するためにマルチビーム電子源とフェースプレート 3 1 1 7 との間には数百 V 以上の高電圧（即ち 1 k V / m m 以上の高電界）が印加される。そのため、冷陰極素子 3 1 1 2、行方向配線 3 1 1 3、列方向配線 3 1 1 4 等を含む基板 3 1 1 1 上とフェースプレート 3 1 1 7 の間での真空放電が懸念される。

【0027】

真空放電の原因としては、基板 3 1 1 1 及びフェースプレート 3 1 1 7 上の突起、ゴミの付着、ガスの吸着等が考えられる。これらの放電は、画像表示中に突発的に起こり、画像を乱すだけでなく、放電個所近傍の冷陰極素子 3 1 1 2 を著しく劣化させ、その後の表示が正常にできなくなるという問題を生じさせる。

【0028】

本発明は上記課題を解決するためになされたものであり、画像表示時の放電を防止し、良好な表示画像を得る為の画像表示装置の製造方法およびその方法により製造される画像表示装置を提供することを目的とする。

【0029】

【課題を解決するための手段】

本発明は、電子ビーム源を形成したリアプレートと、電子ビームの照射により発光する蛍光体を形成したフェースプレートとを備えた画像形成装置の製造方法において、前記リアプレートと前記フェースプレートとを含む真空容器を形成する前に、電極が形成された基板に高電圧を印加する工程を有することを特徴とする画像形成装置の製造方法である。

【0030】

なお本発明において「電極が形成された基板」とは、特にリアプレートを構成する為の基板であって、素子電極が形成された基板だけではなく、配線、素子電極、それらの形成途中（パターニング前など）の導電性膜が形成された基板など

、電極としての機能を奏し得る材料が形成された基板をも包含する。

【0031】

【発明の実施の形態】

以下、本発明の好適な実施形態を、具体的なデータと共に説明する。なお、以下の説明においては、製造途中のリアプレートも、すなわち「電極が形成された基板」等も、便宜上、全てリアプレートと総称する。

【0032】

<実施形態1>

始めに、本発明の画像表示装置の製造方法の工程の流れを図1を用いて簡単に説明する。

【0033】

まず、リアプレート（電極が形成された基板）を真空チャンバーにセットし、真空排気後、本発明の特徴である、リアプレートに高電圧を印加する工程を行う（ステップS101）。このリアプレートには素子電極、配線は形成されているが、電子放出素子は未形成である。本例において、この工程は、封着（パネル化）前プロセスにおいて、前処理として陰極プレートに高圧を印加する工程であり、電子ビーム源完成前の電極が形成されたリアプレート用基板に対して行うものである。詳しくは後述する。この工程は、真空中または気体中で行うことができる。

【0034】

特に、この工程においては、電極が形成された基板は、対向する電極付きダミーフェースプレートとの間に高電圧を印加されることが好ましく、また、電子放出素子への給電用配線を有し、その配線を一方の電極として、ダミーフェースプレートをもう一方の電極として高電圧を印加することが好ましい。例えば、電極が形成された基板は、複数の電子放出素子をマトリクス配線するための給電用の複数の行方向配線と複数の列方向配線を有し、行方向配線と列方向配線全てを共通とする場合は、それを一方の電極、ダミーフェースプレートをもう一方の電極として高電圧を印加する。この高電圧は、低圧から徐々に昇圧していく直流、低圧から徐々に昇圧していく交流、低圧から徐々に昇圧していくパルス電圧等が用

いられる。

【0035】

この工程について詳しくは後述する。

【0036】

次に前記リアプレートに電子放出素子を形成する（ステップS102）。本例の電子放出素子としては、表面伝導型放出素子を用いた。詳しくは後述する。

【0037】

次に前記リアプレート、側壁、蛍光体を含むフェースプレート、耐大気圧構造用のスペーサ等から構成される気密容器を組立てる（ステップS103）。組立て方法について詳しくは後述する。

【0038】

次に気密容器内部を排気管を通して10のマイナス6乗[Torr]程度の真空中に排気する（ステップS104）。排気の方法について詳しくは後述する。

【0039】

続いて表面伝導型放出素子を動作させるために必要な電子源プロセスを行う（ステップS105）。具体的には、電子放出部を形成するための通電フォーミング工程、電子放出特性の改善のための通電活性化工程である。これらについても詳しくは後述する。

【0040】

最後に排気管を封じ切る（ステップS106）。

【0041】

本発明の特徴であるリアプレートに高電圧を印加する工程の目的としては以下の2点があげられる。

【0042】

第1に、重大な欠陥品をいち早く発見し、製品歩留まりを向上させることである。

【0043】

従来の製法では、画像表示と同等の高電圧を印加するのは、電子源プロセスを経た最終段階であった。これに対し高電圧を印加する工程をより前に持ってくる

ことで、高電圧印加不可である欠陥品を発見し、その後のプロセスを中断することが可能となる。高電圧印加不可とは、リアプレート上に、ごみ付着や形状的欠陥等の理由で放電が連続的に頻発し、耐圧向上がみられないような状態が考えられる。

【0044】

第2に、いわゆるコンディショニング効果により、リアプレートに起因する放電源を取り除き、絶縁耐圧、放電耐圧の向上を図ることである。

【0045】

図2の模式図を用い、コンディショニング効果について説明する。

【0046】

図2において、横軸は放電回数、縦軸はその時の放電電圧である。放電回数とともに放電電圧は上昇し、耐圧が向上していくことが分かる。

【0047】

このように放電を重ねることによって耐圧が向上することを、一般にコンディショニング効果と呼んでいる。コンディショニング効果をもたらす要因としては、吸着ガスや付着物の除去、微小突起の平滑化による電界放出電子電流の減少、熱融解による表面形状改善等がいわれているが、詳細は現在も不明である。

【0048】

また真空放電の原因はほとんどが陰極側にあるため、本例の画像形成装置において陰極となるリアプレートに対し、上記のように歩留まり向上とコンディショニングを目的として高電圧を印加する工程を行うことは、非常に効果的である。

【0049】

表面伝導型放出素子を用いた画像形成装置においても、このコンディショニング効果はみられる。しかし前述したとおり、放電による表面伝導型放出素子へのダメージが大きく、放電個所周辺の素子が著しく劣化する問題のため、従来は実施することができなかった。

【0050】

一方、本発明によれば、コンディショニング効果により放電耐圧を向上させ、かつ素子ダメージレスの、すなわち表示画像への影響が全く無い方法を提供する

ことができる。

【0051】

素子ダメージレスのコンディショニングが実現できた理由は以下のように考えられる。

【0052】

すなわち、高電圧を印加する工程では、表面伝導型放出素子が未形成であり、コンディショニングに伴う放電による損傷は、配線及び素子電極に限られる。その損傷が電気的特性に影響を与えない程度であるため、その後形成される表面伝導型放出素子への影響は表れず、従って表示画像への影響は全く無い。実際、発明者らがコンディショニング工程後のリアプレートを観察したところ、放電箇所近傍の配線及び素子電極に、若干の変形もしくは欠けが発生していたが、電気的特性欠陥（断線、ショート等）は認められなかった。

【0053】

以上のように本発明の最大の特徴は、工程の順序にある。真空容器を形成する前、すなわち電子源素子形成前に、リアプレートに高電圧を印加し、電子源特性に影響を与えること無しに画像形成装置の放電耐圧を向上させることにある。

【0054】

次に本発明の特徴であるリアプレートに高電圧を印加する工程について具体的に説明する。

【0055】

図3に本例の概略構成を示す。まず、リアプレート1015、対向電極であるダミーのフェースプレート104、ギャップ保持用のダミー枠105を図3のように治具106にセットする。本例に用いたダミーフェースプレート104は、実際のフェースプレートと同面積のガラス板（板厚6mm）に、表示画面と同じ大きさのITO透明電極108を塗布したものであり、不図示の高電圧印加用の取り出し配線が設けられている。

【0056】

ダミー枠105は、実際の画像形成装置を組み立てる時の枠の位置に配置され、その厚みはリアプレート1015とダミーフェースプレート104間のギャッ

ブを決定する（本例では 2 mm）。

【0057】

リアプレート 1015 上の複数の行方向配線 1013 および複数の列方向配線 1014 は、金属製治具 106 の板ばね構造によって、真空チャンバ 107 を通しすべて GND 電位になっている。

【0058】

この治具を真空チャンバ 107 にセットし、真空排気後、リアプレートに高電圧を印加する工程を行う。このリアプレートには素子電極、配線は形成されているが、電子放出素子は未形成である。素子電極、配線、電子放出素子の形成方法は後述する。

【0059】

本例においては、真空容器中は、10 のマイナス 7 乗 [Torr] 程度の真空に保たれる。

【0060】

高圧直流電源発生装置 101 は、電流制限抵抗 102、チャンバに取り付けられた不図示の電流導入端子、ダミーフェースプレート 104 上の不図示の高圧取りだし配線を介して ITO 透明電極 108 に接続される。

【0061】

図 4 は、時間に対する印加電圧と放電回数を示す模式図である。

【0062】

印加電圧は、直流電圧であり、図のように 4 KV から 12 KV まで 500 V / 5 分の割合で昇圧し、12 KV で、15 分間保持した。本例では一定レートで昇圧したが、階段状に昇圧してもよい。

【0063】

放電は 4 KV を少し超えたところからが観察されはじめ、10 KV 付近まで増加するが、その後減少に転じ、12 KV に保持すると、まもなく 0 になる。これは、前述のコンディショニング効果によるものである。

【0064】

また上記電圧や昇圧レート、保持時間などは、本発明の画像表示装置に好適な

値であり、設計が変われば条件を適宜変更するのが望ましい。ただし、その場合でも画像表示に必要な加速電圧以上の電圧において、放電が観察されなくなって十分時間が経つまで保持することが必要である。

【0065】

このような工程を経て製造された画像表示装置により、放電がない良好な表示画像を得る事ができた。

【0066】

(1) 画像表示装置概要

次に、本発明を適用した画像表示装置の表示パネルの構成と製造法について、具体的な例を示して説明する。

【0067】

図6は、実施例に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

【0068】

図中、1015はリアプレート、1016は側壁、1017はフェースプレートであり、1015～1017により表示パネルの内部を真空に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空に排気する方法については後述する。また、上記気密容器の内部は10のマイナス6乗[Torr]程度の真空に保持されるので、大気圧や不意の衝撃などによる気密容器の破壊を防止する目的で、耐大気圧構造体として、スペーサ1020が設けられている。

【0069】

スペーサ1020としては、基板1011上の行方向配線1013および列方向配線1014とフェースプレート1017内面のメタルバック1019との間に印加される高電圧に耐えるだけの絶縁性を有する必要がある。また場合によってはスペーサ1020の表面への帯電を防止する目的で、真空露出部分に半導電

性膜を設けてもよい。

【0070】

ここで説明される態様においては、スペーサ 1 0 2 0 の形状は薄板状とし、行方向配線 1 0 1 3 に平行に配置され、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏 4 0 0 ~ 5 0 0 度で 1 0 分以上焼成することにより固定した。

【0071】

リアプレート 1 0 1 5 には、基板 1 0 1 1 が固定されているが、該基板上には冷陰極素子 1 0 1 2 が $N \times M$ 個形成されている。(N, M は 2 以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、 $N = 3 0 0 0$, $M = 1 0 0 0$ 以上の数を設定することが望ましい。) 前記 $N \times M$ 個の冷陰極素子は、M 本の行方向配線 1 0 1 3 と N 本の列方向配線 1 0 1 4 により単純マトリクス配線されている。前記、1 0 1 1 ~ 1 0 1 4 によって構成される部分をマルチ電子ビーム源と呼ぶ。

【0072】

次に、冷陰極素子として表面伝導型放出素子(後述)を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0073】

図 7 に示すのは、図 6 の表示パネルに用いたマルチ電子ビーム源の平面図である。基板 1 0 1 1 上には、後述の図 1 0 で示すものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線 1 0 1 3 と列方向配線 1 0 1 4 により単純マトリクス状に配線されている。行方向配線 1 0 1 3 と列方向配線 1 0 1 4 の交差する部分には、電極間に絶縁層(不図示)が形成されており、電気的な絶縁が保たれている。

【0074】

図 7 の B - B' に沿った断面を、図 8 に示す。

【0075】

なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極

1013、列方向配線電極1014、電極間絶縁層（不図示）、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1013および列方向配線電極1014を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0076】

本例においては、気密容器のリアプレート1015にマルチ電子ビーム源の基板1011を固定する構成としたが、マルチ電子ビーム源の基板1011が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板1011自体を用いてもよい。

【0077】

また、フェースプレート1017の下面には、蛍光膜1018が形成されている。

【0078】

本例はカラー表示装置であるため、蛍光膜1018の部分にはCRTの分野で用いられる赤、緑、青、の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図16の（a）に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けてある。黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コントラストの低下を防ぐ事、電子ビームによる蛍光膜のチャージアップを防止する事などである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【0079】

また、3原色の蛍光体の塗り分け方は前記図16（a）に示したストライプ状の配列に限られるものではなく、たとえば図16（b）に示すようなデルタ状配列や、それ以外の配列（たとえば図16（c））であってもよい。

【0080】

なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1018に用いればよく、また黒色導電材料は必ずしも用いなくともよい。

【0081】

また、蛍光膜 1018 のリアプレート側の面には、CRT の分野では公知のメタルバック 1019 を設けてある。メタルバック 1019 を設けた目的は、蛍光膜 1018 が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜 1018 を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜 1018 を励起した電子の導電路として作用させる事などである。メタルバック 1019 は、蛍光膜 1018 をフェースプレート基板 1017 上に形成した後、蛍光膜表面を平滑化处理し、その上に Al を真空蒸着する方法により形成した。なお、蛍光膜 1018 に低電圧用の蛍光体材料を用いた場合には、メタルバック 1019 は用いない。

【0082】

また、本例では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板 1017 と蛍光膜 1018 との間に、たとえば ITO を材料とする透明電極を設けてもよい。

【0083】

また、 $Dx1 \sim Dx m$ および $Dy1 \sim Dy n$ および Hv は、当該表示パネルと不図示の気回路とを電氣的に接続するために設けた気密構造の電気接続用端子である。 $Dx1 \sim Dx m$ はマルチ電子ビーム源の行方向配線 1013 と、 $Dy1 \sim Dy n$ はマルチ電子ビーム源の列方向配線 1014 と、 Hv はフェースプレートのメタルバック 1019 と電氣的に接続している。

【0084】

また、気密容器内部を真空に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を 10 のマイナス 7 乗 [Torr] 程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜（不図示）を形成する。ゲッター膜とは、たとえば Ba を主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は 1×10 マイナス 5 乗ないしは 1×10 マイナス 7 乗 [Torr] の真空度に維持される。

【0085】

以上説明した表示パネルを用いた画像表示装置は、容器外端子 D_x 1 ないし $D_x m$ 、 D_y 1 ないし $D_y n$ を通じて各冷陰極素子 1012 に電圧を印加すると、各冷陰極素子 1012 から電子が放出される。それと同時にメタルバック 1019 に容器外端子 H_v を通じて数百 [V] ないし数 [kV] の高圧を印加して、上記放出された電子を加速し、フェースプレート 1017 の内面に衝突させる。これにより、蛍光膜 1018 をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0086】

通常、冷陰極素子である本発明の表面伝導型放出素子への 1012 への印加電圧は 12～16 [V] 程度、メタルバック 1019 と冷陰極素子 1012 との距離 d は 0.1 [mm] から 8 [mm] 程度、メタルバック 1019 と冷陰極素子 1012 間の電圧 0.1 [kV] から 10 [kV] 程度である。

【0087】

以上、本発明の実施形態の表示パネルの基本構成と製法、および画像表示装置の概要を説明した。

【0088】

(2) マルチ電子ビーム源の製造方法

次に、前記例の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子や FE 型、あるいは MIM 型などの冷陰極素子を用いることができる。

【0089】

ただし、表示画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。すなわち、FE 型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術を必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM 型では、絶

縁層と上電極の膜厚を薄くてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。

【0090】

また、本発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記例の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0091】

(表面伝導型放出素子の好適な素子構成と製法)

電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0092】

(平面型の表面伝導型放出素子)

まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。

【0093】

図10に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0094】

基板1101としては、たとえば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の

各種基板上にたとえば SiO_2 を材料とする絶縁層を積層した基板、などを用いることができる。

【0095】

また、基板 1101 上に基板面と平行に対向して設けられた素子電極 1102 と 1103 は、導電性を有する材料によって形成されている。たとえば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag 等をはじめとする金属、あるいはこれらの金属の合金、あるいは In_2O_3 - SnO_2 をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。電極を形成するには、たとえば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのパターンニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法（たとえば印刷技術）を用いて形成してもさしつかえない。

【0096】

素子電極 1102 と 1103 の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔 L は通常は数百オングストロームから数百マイクロメートルの範囲から適当な数値を選んで設計されるが、なかでも表示装置に応用するために好ましいのは数マイクロメートルより数十マイクロメートルの範囲である。

【0097】

また、素子電極の厚さ d については、通常は数百オングストロームから数マイクロメートルの範囲から適当な数値が選ばれる。

【0098】

また、導電性薄膜 1104 の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0099】

微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロ

ームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極1102あるいは1103と電氣的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0100】

また、微粒子膜を形成するのに用いられうる材料としては、たとえば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pb, などをはじめとする金属や、PdO, SnO₂, In₂O₃, PbO, Sb₂O₃, などをはじめとする酸化物や、HfB₂, ZrB₂, LaB₆, CeB₆, YB₄, GdB₄, などをはじめとする硼化物や、TiC, ZrC, HfC, TaC, SiC, WC, などをはじめとする炭化物や、TiN, ZrN, HfN, などをはじめとする窒化物や、Si, Ge, などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【0101】

以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/sg]の範囲に含まれるよう設定した。

【0102】

なお、導電性薄膜1104と素子電極1102および1103とは、電氣的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。

【0103】

その重なり方は、図10の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0104】

また、電子放出部 1 1 0 5 は、導電性薄膜 1 1 0 4 の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有している。亀裂は、導電性薄膜 1 1 0 4 に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図 1 0 においては模式的に示した。

【0105】

また、薄膜 1 1 1 3 は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部 1 1 0 5 およびその近傍を被覆している。薄膜 1 1 1 3 は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0106】

薄膜 1 1 1 3 は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は 5 0 0 [オングストローム] 以下とするが、3 0 0 [オングストローム] 以下とするのがさらに好ましい。

【0107】

なお、実際の薄膜 1 1 1 3 の位置や形状を精密に図示するのは困難なため、図 1 0 においては模式的に示した。また、平面図 (a) においては、薄膜 1 1 1 3 の一部を除去した素子を図示した。

【0108】

以上、好ましい素子の基本構成を述べたが、本例においては以下のような素子を用いた。

【0109】

すなわち、基板 1 1 0 1 には青板ガラスを用い、素子電極 1 1 0 2 と 1 1 0 3 には Ni 薄膜を用いた。素子電極の厚さ d は 1 0 0 0 [オングストローム]、電極間隔 L は 2 [マイクロメートル] とした。微粒子膜の主要材料として Pd もしくは PdO を用い、微粒子膜の厚さは約 1 0 0 [オングストローム]、幅 W は 1 0 0 [マイクロメータ] とした。

【0110】

次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。

【0 1 1 1】

図 9 の (a) ～ (d) は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は前記図 1 0 と同一である。

【0 1 1 2】

1) まず、図 9 (a) に示すように、基板 1 1 0 1 上に素子電極 1 1 0 2 および 1 1 0 3 を形成する。

【0 1 1 3】

形成するにあたっては、あらかじめ基板 1 1 0 1 を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる（堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用いればよい。）。その後、堆積した電極材料を、フォトリソグラフィー・エッチング技術を用いてパターニングし、(a) に示した一对の素子電極（1 1 0 2 と 1 1 0 3）を形成する。

【0 1 1 4】

2) 次に、同図 (b) に示すように、導電性薄膜 1 1 0 4 を形成する。

【0 1 1 5】

形成するにあたっては、まず前記 (a) の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィー・エッチングにより所定の形状にパターニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である（具体的には、本例では主要元素として P d を用いた。また、本例では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピナー法やスプレー法を用いてもよい。）。

【0 1 1 6】

また、微粒子膜で作られる導電性薄膜の成膜方法としては、本例で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0 1 1 7】

3) 次に、同図 (c) に示すように、フォーミング用電源 1 1 1 0 から素子

電極 1102 と 1103 の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部 1105 を形成する。

【0118】

通電フォーミング処理とは、微粒子膜で作られた導電性薄膜 1104 に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分（すなわち電子放出部 1105）においては、薄膜に適当な亀裂が形成されている。なお、電子放出部 1105 が形成される前と比較すると、形成された後は素子電極 1102 と 1103 の間で計測される電気抵抗は大幅に増加する。

【0119】

通電方法をより詳しく説明するために、図 11 に、フォーミング用電源 1110 から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本例の場合には同図に示したようにパルス幅 T_1 の三角波パルスをパルス間隔 T_2 で連続的に印加した。その際には、三角波パルスの波高値 V_{pf} を、順次昇圧した。また、電子放出部 1105 の形成状況をモニターするためのモニターパルス P_m を適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計 1111 で計測した。

本例においては、たとえば 10 のマイナス 5 乗 $[torr]$ 程度の真空雰囲気下において、たとえばパルス幅 T_1 を 1 [ミリ秒]、パルス間隔 T_2 を 10 [ミリ秒] とし、波高値 V_{pf} を 1 パルスごとに 0.1 [V] ずつ昇圧した。そして、三角波を 5 パルス印加するたびに 1 回の割りで、モニターパルス P_m を挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧 V_{pm} は 0.1 [V] に設定した。そして、素子電極 1102 と 1103 の間の電気抵抗が 1×10 の 6 乗 [オーム] になった段階、すなわちモニターパルス印加時に電流計 1111 で計測される電流が 1×10 のマイナス 7 乗 [A] 以下になった段階で、フォーミング処理にかかわる通電を終了した。

【0120】

なお、上記の方法は、本例の表面伝導型放出素子に関する好ましい方法であり

、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔 L など表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0121】

4) 次に、図9の(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

【0122】

通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである（図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。）。なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0123】

具体的には、10のマイナス4乗ないし10のマイナス5乗[torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下、より好ましくは300[オングストローム]以下である。

【0124】

通電方法をより詳しく説明するために、図12の(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本例においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧 V_{ac} は14[V]，パルス幅 T_3 は1[ミリ秒]，パルス間隔 T_4 は10[ミリ秒]とした。なお、上述の通電条件は、本例の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0125】

図10の(d)に示す1114は該表面伝導型放出素子から放出される放出電流 I_e を捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。(なお、基板1101を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。)活性化用電源1112から電圧を印加する間、電流計1116で放出電流 I_e を計測して通電活性化処理の進行状況をモニターし、活性化用電源1112の動作を制御する。電流計1116で計測された放出電流 I_e の一例を図12(b)に示すが、活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流 I_e は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 I_e がほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0126】

なお、上述の通電条件は、本例の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0127】

以上のようにして、図9(e)に示す平面型の表面伝導型放出素子を製造した。

【0128】

(垂直型の表面伝導型放出素子)

次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【0129】

図13は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜、である。

【0 1 3 0】

垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方（1 2 0 2）が段差形成部材 1 2 0 6 上に設けられており、導電性薄膜 1 2 0 4 が段差形成部材 1 2 0 6 の側面を被覆している点にある。したがって、前記図 1 0 の平面型における素子電極間隔 L は、垂直型においては段差形成部材 1 2 0 6 の段差高 L_s として設定される。なお、基板 1 2 0 1、素子電極 1 2 0 2 および 1 2 0 3、微粒子膜を用いた導電性薄膜 1 2 0 4、については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材 1 2 0 6 には、たとえば SiO_2 のような電氣的に絶縁性の材料を用いる。

【0 1 3 1】

次に、垂直型の表面伝導型放出素子の製法について説明する。図 1 4 の（a）～（f）は、製造工程を説明するための断面図で、各部材の表記は前記図 1 0 6 と同一である。

【0 1 3 2】

1) まず、図 1 4 （a）に示すように、基板 1 2 0 1 上に素子電極 1 2 0 3 を形成する。

【0 1 3 3】

2) 次に、同図（b）に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、たとえば SiO_2 をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0 1 3 4】

3) 次に、同図（c）に示すように、絶縁層の上に素子電極 1 2 0 2 を形成する。

【0 1 3 5】

4) 次に、同図（d）に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極 1 2 0 3 を露出させる。

【0 1 3 6】

5) 次に、同図（e）に示すように、微粒子膜を用いた導電性薄膜 1 2 0 4 を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの

成膜技術を用いればよい。

【0 1 3 7】

6) 次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する（図9（c）を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。）。

【0 1 3 8】

7) 次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる。（図9（d）を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。）

以上のようにして、図14（f）に示す垂直型の表面伝導型放出素子を製造した。

【0 1 3 9】

（表示装置に用いた表面伝導型放出素子の特性）

以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0 1 4 0】

図15に、表示装置に用いた素子の、（放出電流 I_e ）対（素子印加電圧 V_f ）特性、および（素子電流 I_f ）対（素子印加電圧 V_f ）特性の典型的な例を示す。なお、放出電流 I_e は素子電流 I_f に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本のグラフは各々任意単位で図示した。

【0 1 4 1】

表示装置に用いた素子は、放出電流 I_e に関して以下に述べる3つの特性を有している。

【0 1 4 2】

第一に、ある電圧（これを閾値電圧 V_{th} と呼ぶ）以上の大きさの電圧を素子に印加すると急激に放出電流 I_e が増加するが、一方、閾値電圧 V_{th} 未満の電圧では放出電流 I_e はほとんど検出されない。すなわち、放出電流 I_e に関して

、明確な閾値電圧 V_{th} を持った非線形素子である。

【0 1 4 3】

第二に、放出電流 I_e は素子に印加する電圧 V_f に依存して変化するため、電圧 V_f で放出電流 I_e の大きさを制御できる。

【0 1 4 4】

第三に、素子に印加する電圧 V_f に対して素子から放出される電流 I_e の応答速度が速いため、電圧 V_f を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0 1 4 5】

以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。

【0 1 4 6】

すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧 V_{th} 以上の電圧を適宜印加し、非選択状態の素子には閾値電圧 V_{th} 未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0 1 4 7】

また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、階調表示を行うことが可能である。

【0 1 4 8】

<実施形態 2>

本実施形態 2 が実施形態 1 と違う点は、印加波形に交流を用いる点である。

【0 1 4 9】

本例では、60 Hz のサイン波高電圧を、片側ピーク値が図 4 と同様になるように徐々に昇圧させて印加した。

【0 1 5 0】

交流にすることで、リアプレートに正負両極性の電位を与えることができ、ま

た1サイクル毎に昇圧工程を経ることで、より効果的にコンディショニング効果を得ることが可能となる。

【0151】

本例では印加波形に交流を用いたが、正負両極の直流を交互に、あるいは2度に分けて印加してもよい。

【0152】

また、印加波形にパルス電圧、より好ましくはインパルス電圧を用いてもよい。この場合、表面伝導型放出素子への放電の際のダメージをより小さくできる効果がある。

【0153】

このようにして製造された画像表示装置により、放電がない良好な表示画像を得る事ができた。

【0154】

<実施形態3>

本実施形態3が実施形態1と違う点は、高電圧を印加する際の雰囲気である。実施形態1では真空雰囲気中で行ったが、本例では、窒素雰囲気中で行う。

【0155】

具体的には真空装置内を排気後、乾燥窒素ガスを約3 Torrの圧力になるように導入する。その後、高電圧を印加する工程に移る。図5は、時間に対する印加電圧と放電回数を示す模式図である。

【0156】

印加電圧は、図のように100Vから300Vまで50V/20分の割合で昇圧し、300Vで、15分間保持した。本例では一定レートで昇圧したが、階段状に昇圧してもよい。放電は150Vを少し超えたところから観察されはじめ、250V付近まで増加するが、徐々に減少に転じ300Vに保持すると、まもなく0になる。

【0157】

このように真空雰囲気中で高圧印加した場合と比べ、窒素導入雰囲気中では、非常に低い電圧から放電がはじまることが分かる。また本例の窒素雰囲気中30

0 Vまでの高圧印加によって、真空雰囲気中10KVの場合とほぼ同様のコンディショニング効果が得られることを、実験的に確かめている。

【0158】

このように本例によれば、より素子ダメージを少なく、装置も小型化を図ることができる。

【0159】

導入ガスとしては、窒素の他、ヘリウム、ネオン、アルゴン、水素、酸素、二酸化炭素、空気などから適宜選択されうる。また上記圧力は、本発明の画像表示装置に好適な値であり、設計が変われば適宜変更するのが望ましい。好ましくは、数百mmTorrから数十Torrの圧力である。

【0160】

印加電圧は、実施形態1と同様直流を用いたが、実施形態2のように交流、パルス等でもよい。

【0161】

このようにして製造された画像表示装置は、放電がない良好な表示画像を得る事ができた。

【0162】

【発明の効果】

以上説明したように、本発明によれば、歩留りを向上させ、電子放出素子へダメージを与えること無しに、リアプレートに起因する放電源を取り除き、高輝度で良好な画像形成を可能とする。

【図面の簡単な説明】

【図1】

本発明の実施形態1による画像形成装置の製造方法の工程の流れを示す図。

【図2】

本発明のコンディショニング効果を説明する図。

【図3】

本発明の画像形成装置の製造方法を実施する為の装置概略図。

【図4】

本発明の実施形態 1 による画像形成装置の製造方法における印加電圧と放電回数を示す図。

【図 5】

本発明の実施形態 3 による画像形成装置の製造方法における印加電圧と放電回数を示す図。

【図 6】

本発明の実施形態である画像表示装置の、表示パネルの一部を切り欠いて示した斜視図。

【図 7】

マルチ電子ビーム源の基板の平面図。

【図 8】

マルチ電子ビーム源の基板の一部断面図。

【図 9】

平面型の表面伝導型放出素子の製造工程を示す断面図。

【図 10】

平面型の表面伝導型放出素子の平面図 (a), 断面図 (b)。

【図 11】

通電フォーミング処理の際の印加電圧波形。

【図 12】

通電活性化処理の際の印加電圧波形 (a), 放出電流 I_e の変化 (b)。

【図 13】

垂直型の表面伝導型放出素子の断面図。

【図 14】

垂直型の表面伝導型放出素子の製造工程を示す断面図。

【図 15】

表面伝導型放出素子の典型的な特性を示すグラフ。

【図 16】

表示パネルのフェースプレートの蛍光体配列を例示した平面図。

【図 17】

従来知られた表面伝導型放出素子の一例。

【図 1 8】

従来知られた F E 型素子の一例。

【図 1 9】

従来知られた M I M 型素子の一例。

【図 2 0】

画像表示装置の表示パネルの一部を切り欠いて示した斜視図。

【符号の説明】

1 0 4 ダミーフェースプレート

1 0 5 ダミー枠

1 0 6 治具

1 0 7 真空チャンバ

1 0 1 1 基板

1 0 1 3 行方向配線

1 0 1 4 列方向配線

1 0 1 5 リアプレート

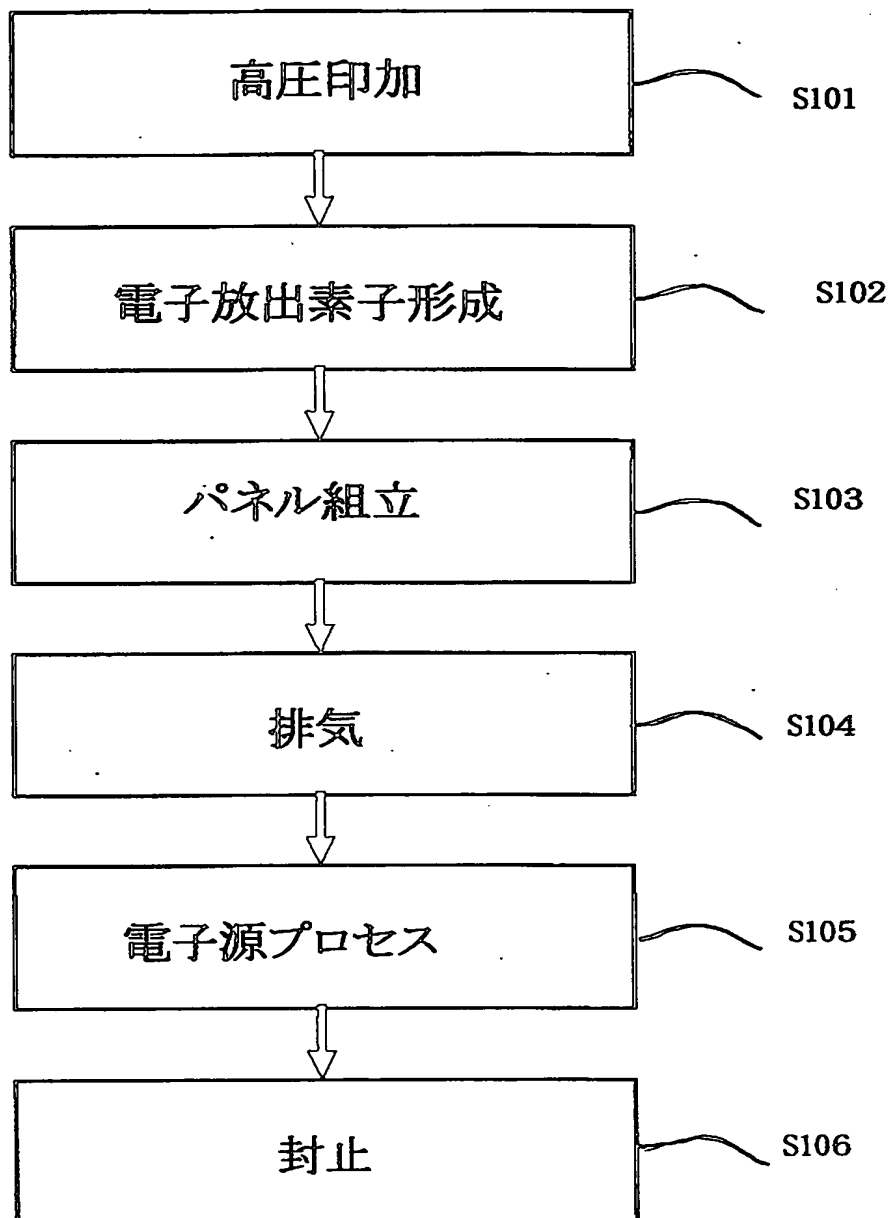
1 0 1 6 側壁

1 0 1 7 フェースプレート

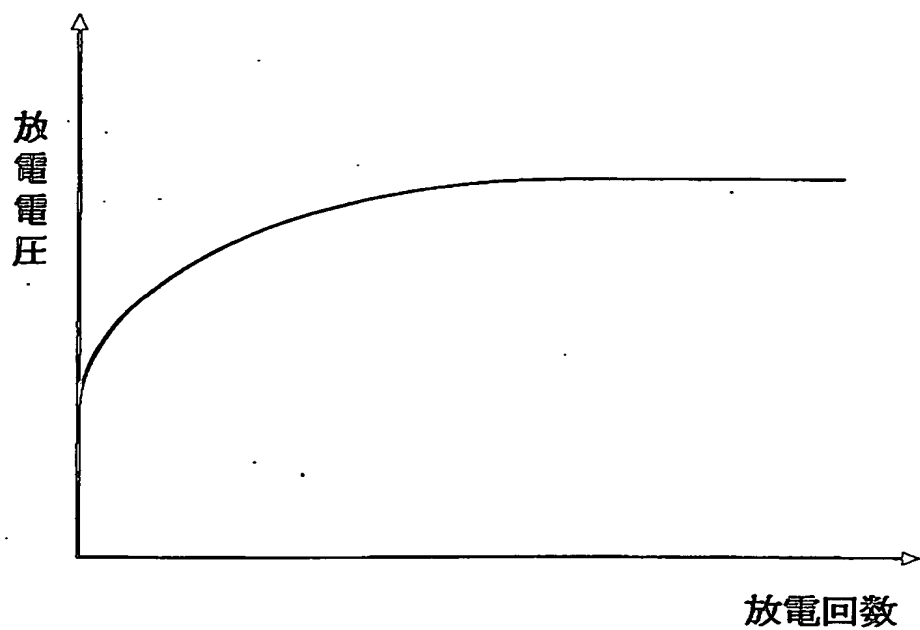
1 0 2 0 スペーサ

【書類名】 図面

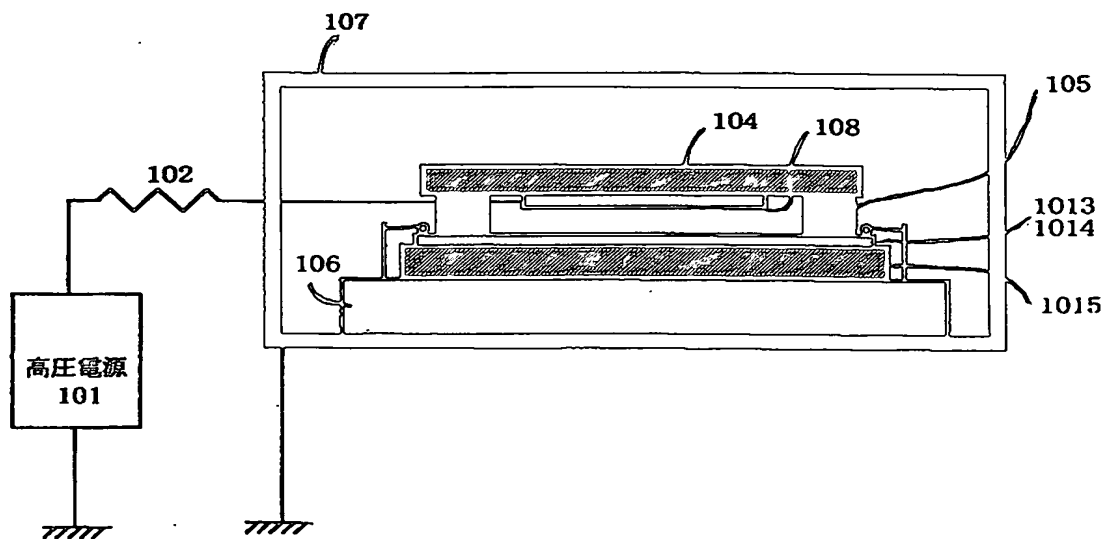
【図 1】



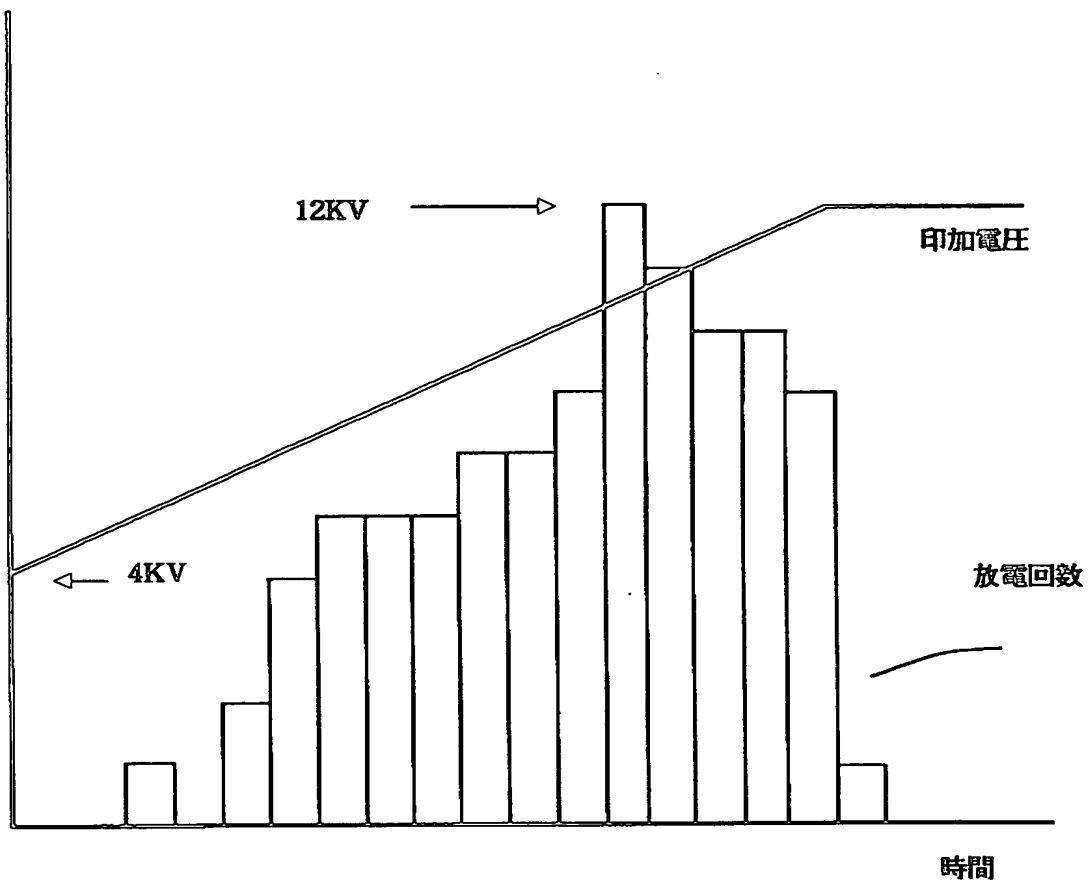
【図 2】



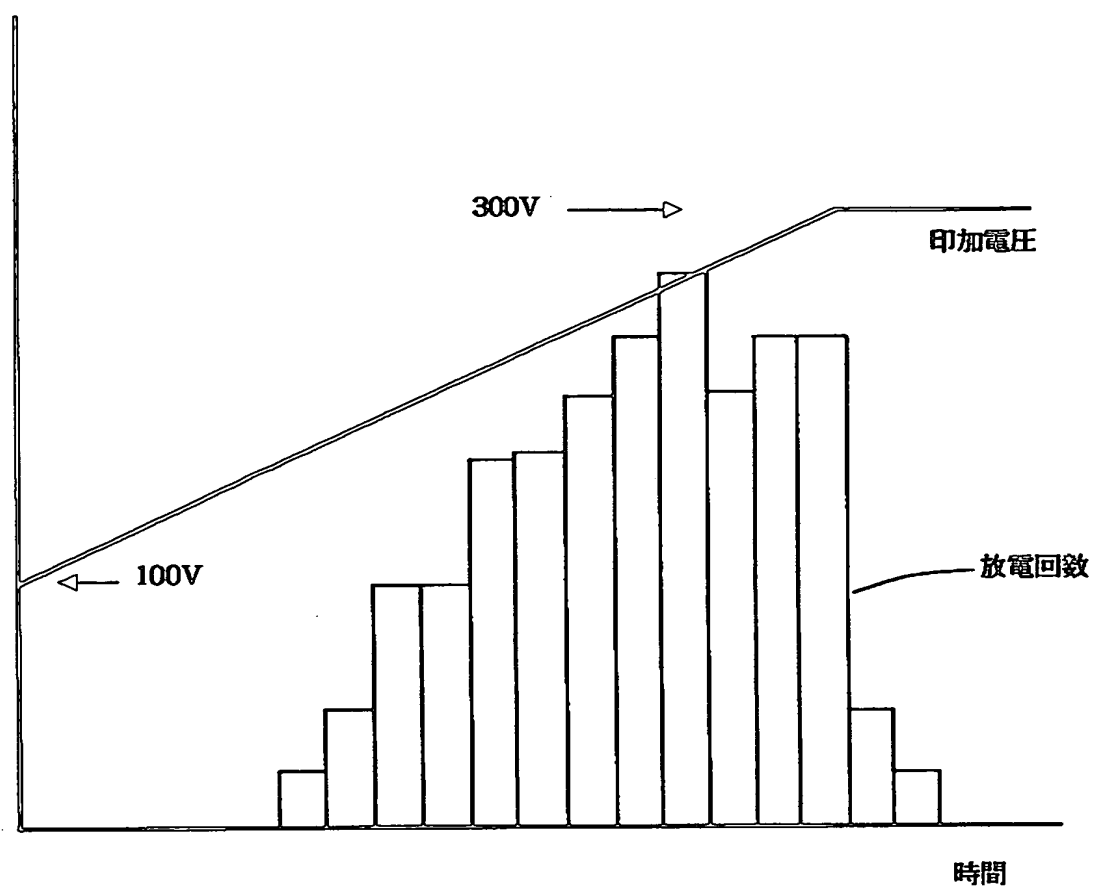
【図 3】



【図 4】

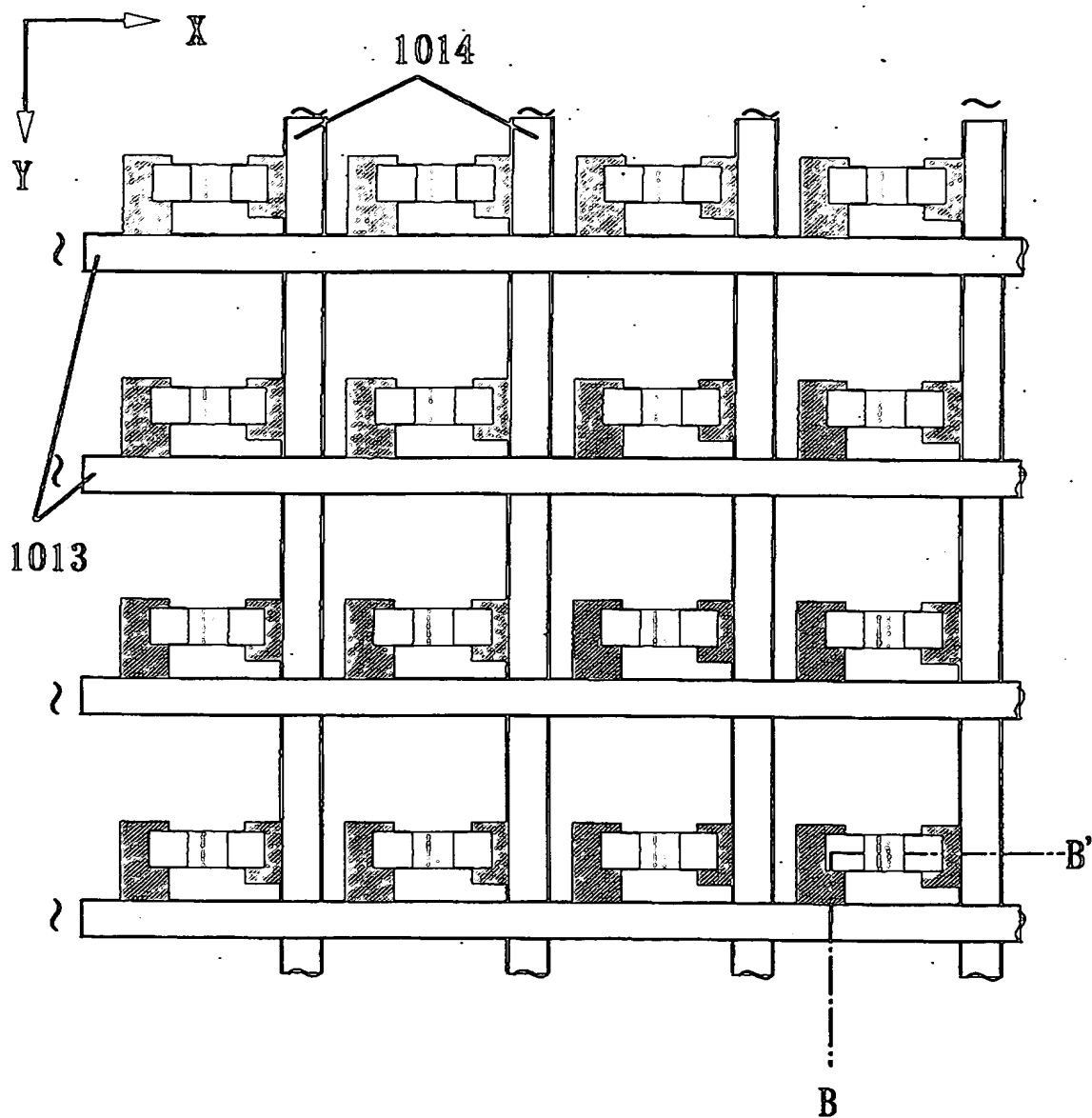


【図 5】

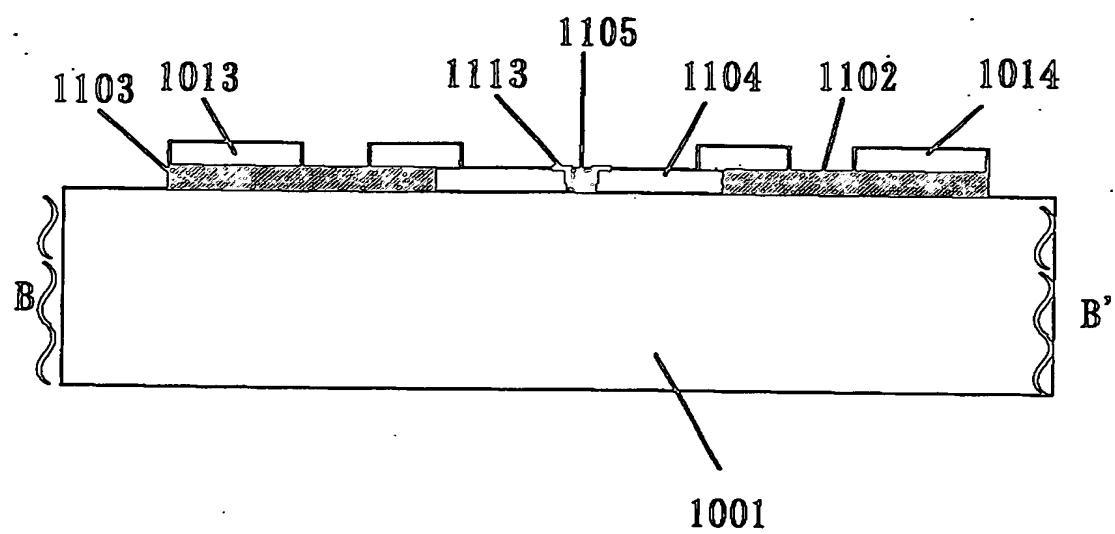




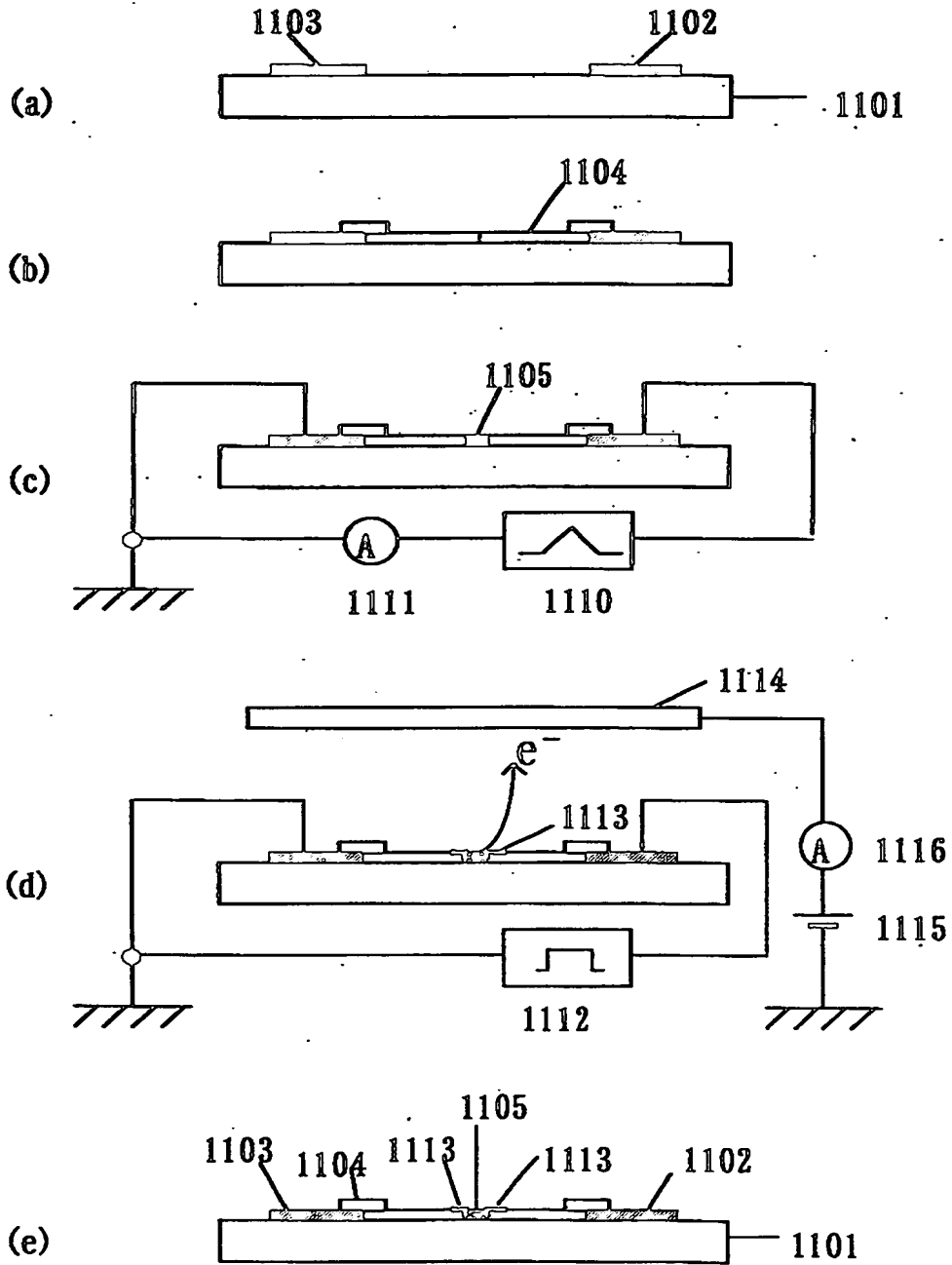
【図 7】



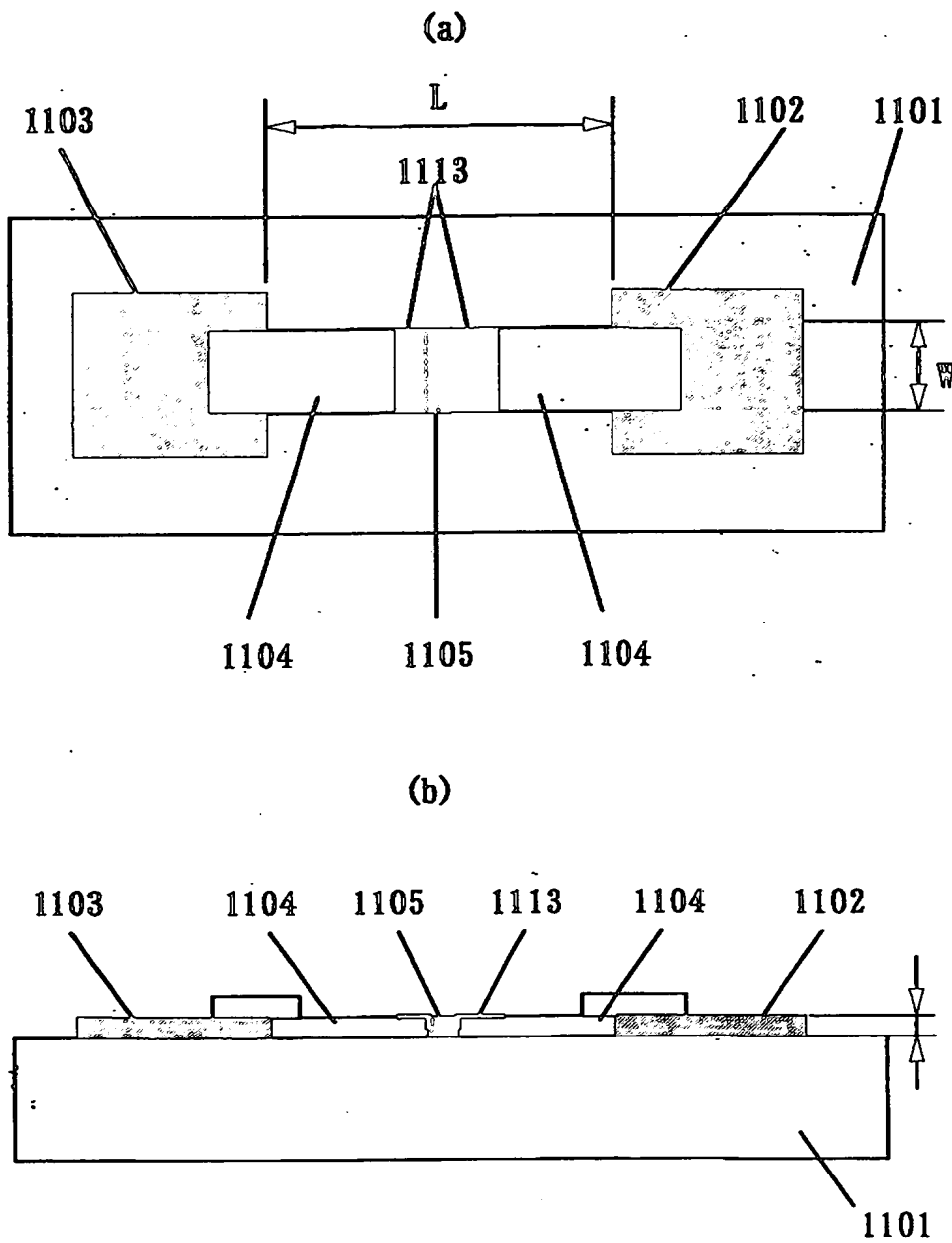
【図 8】



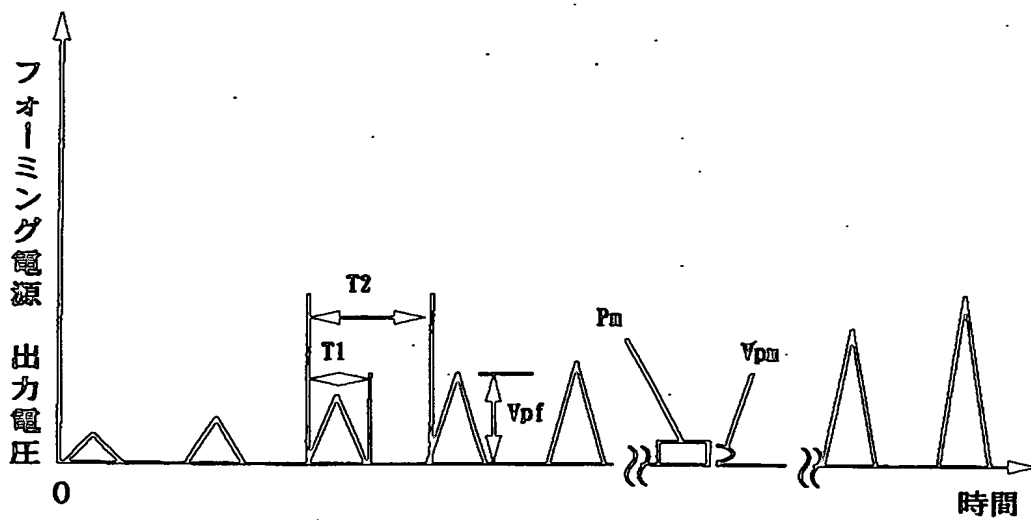
【図 9】



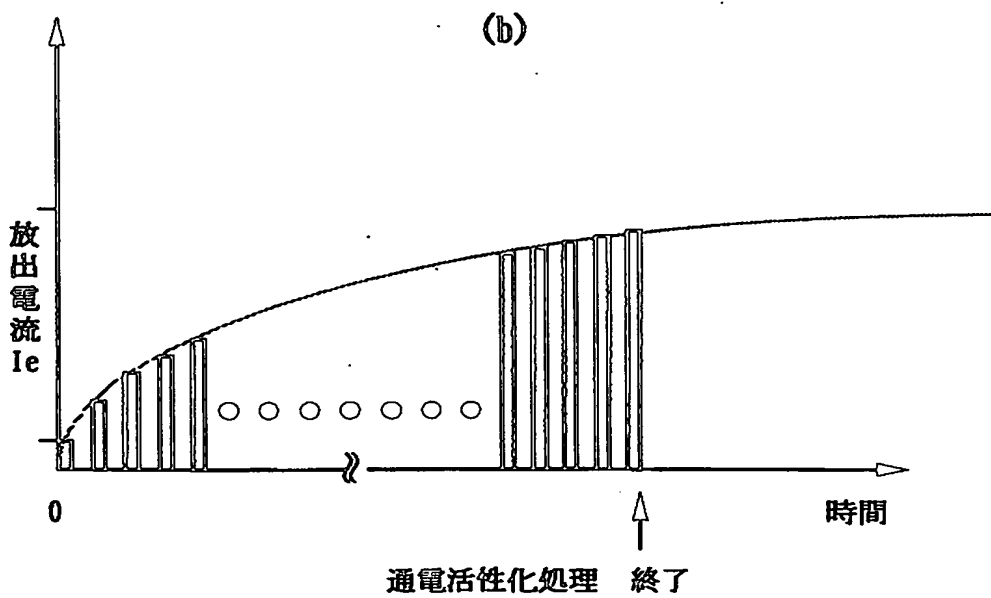
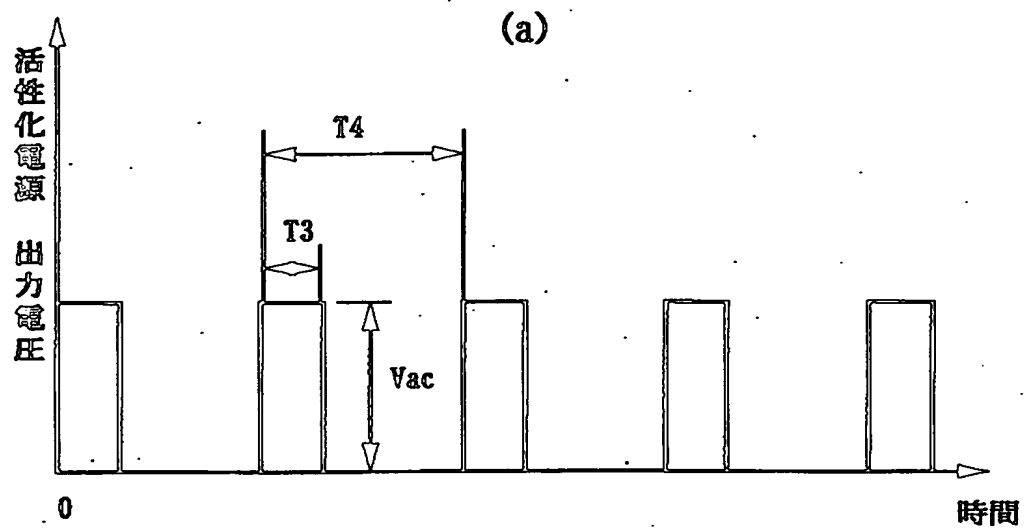
【図 1 0】



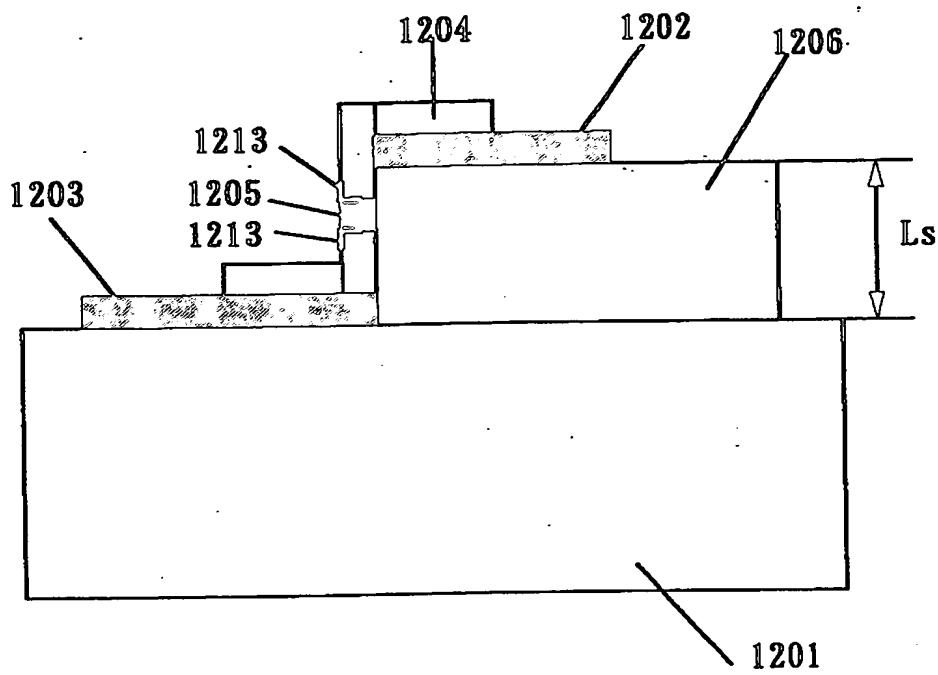
【図 11】



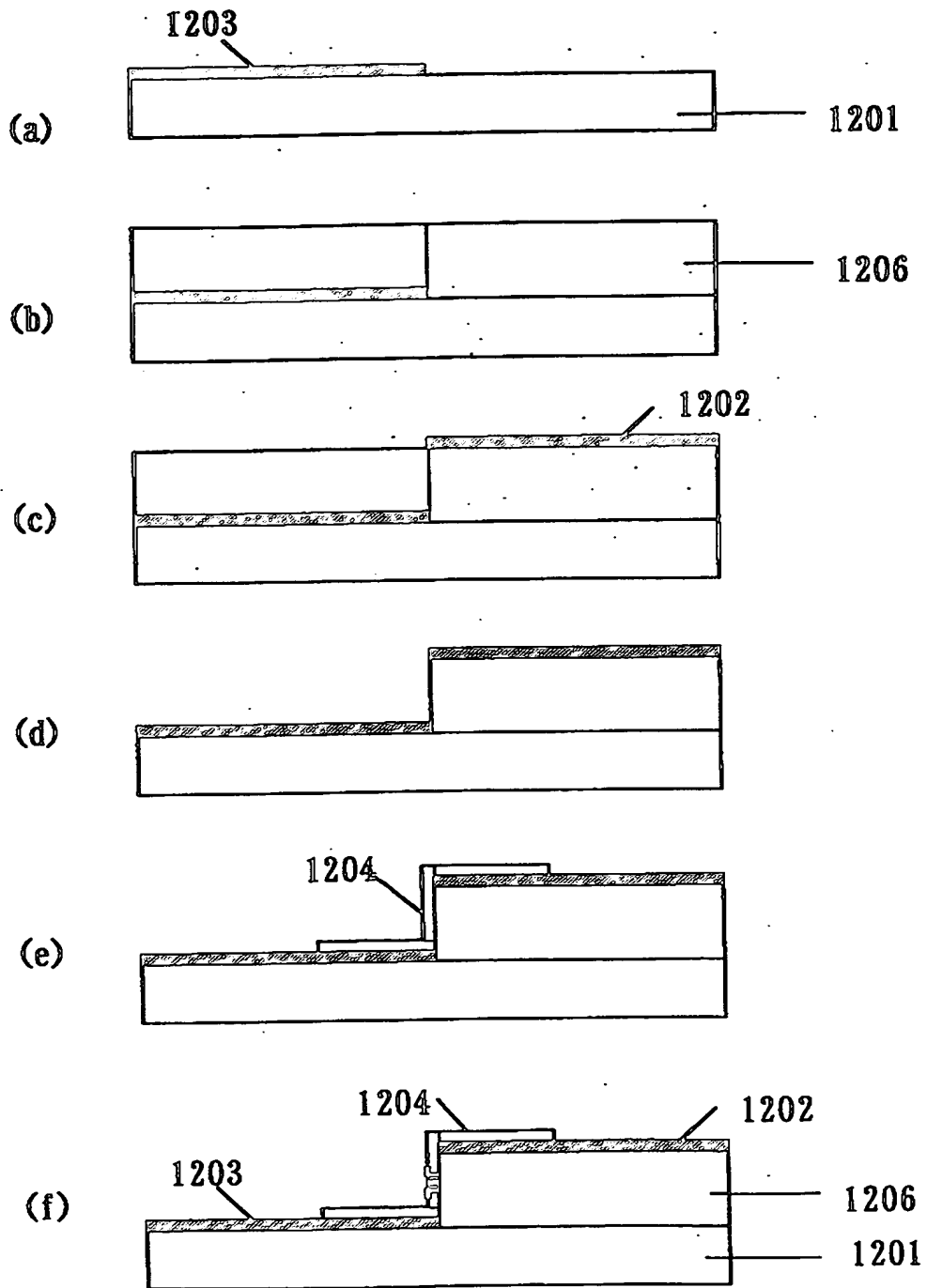
【圖 1 2】



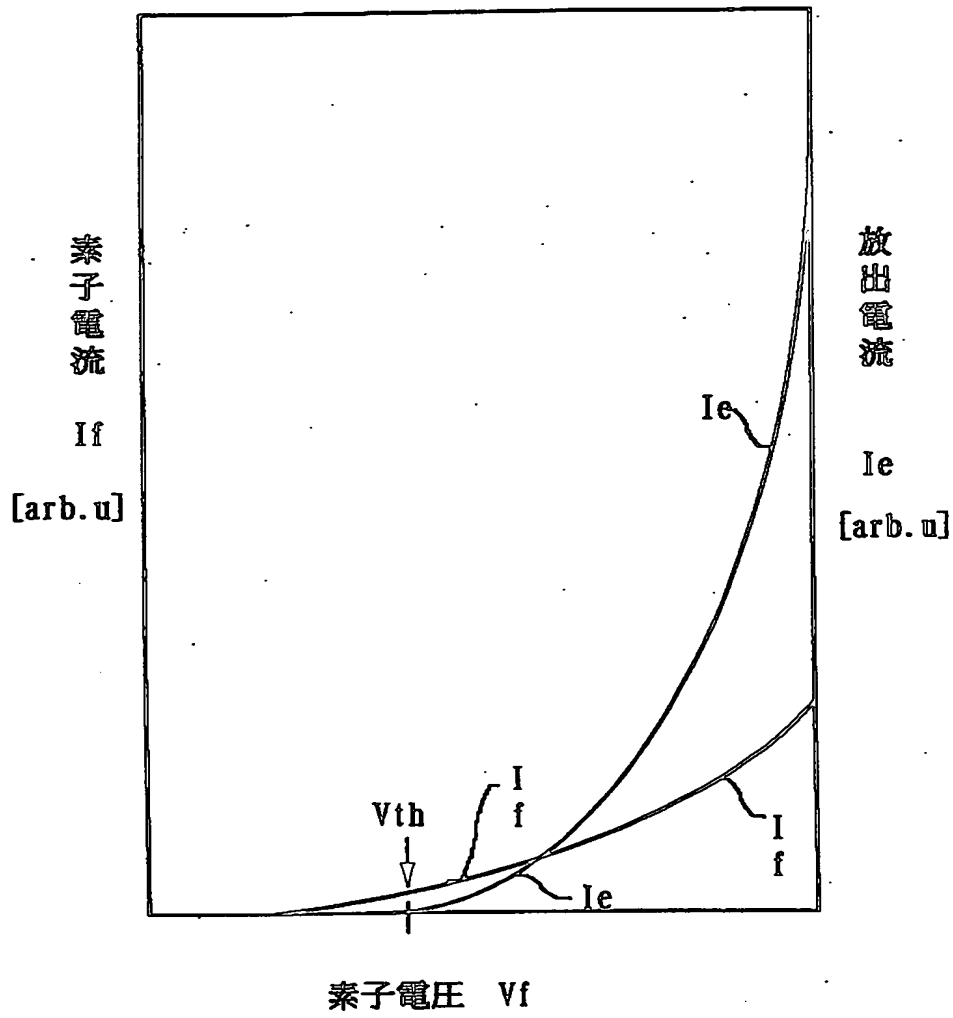
【図 13】



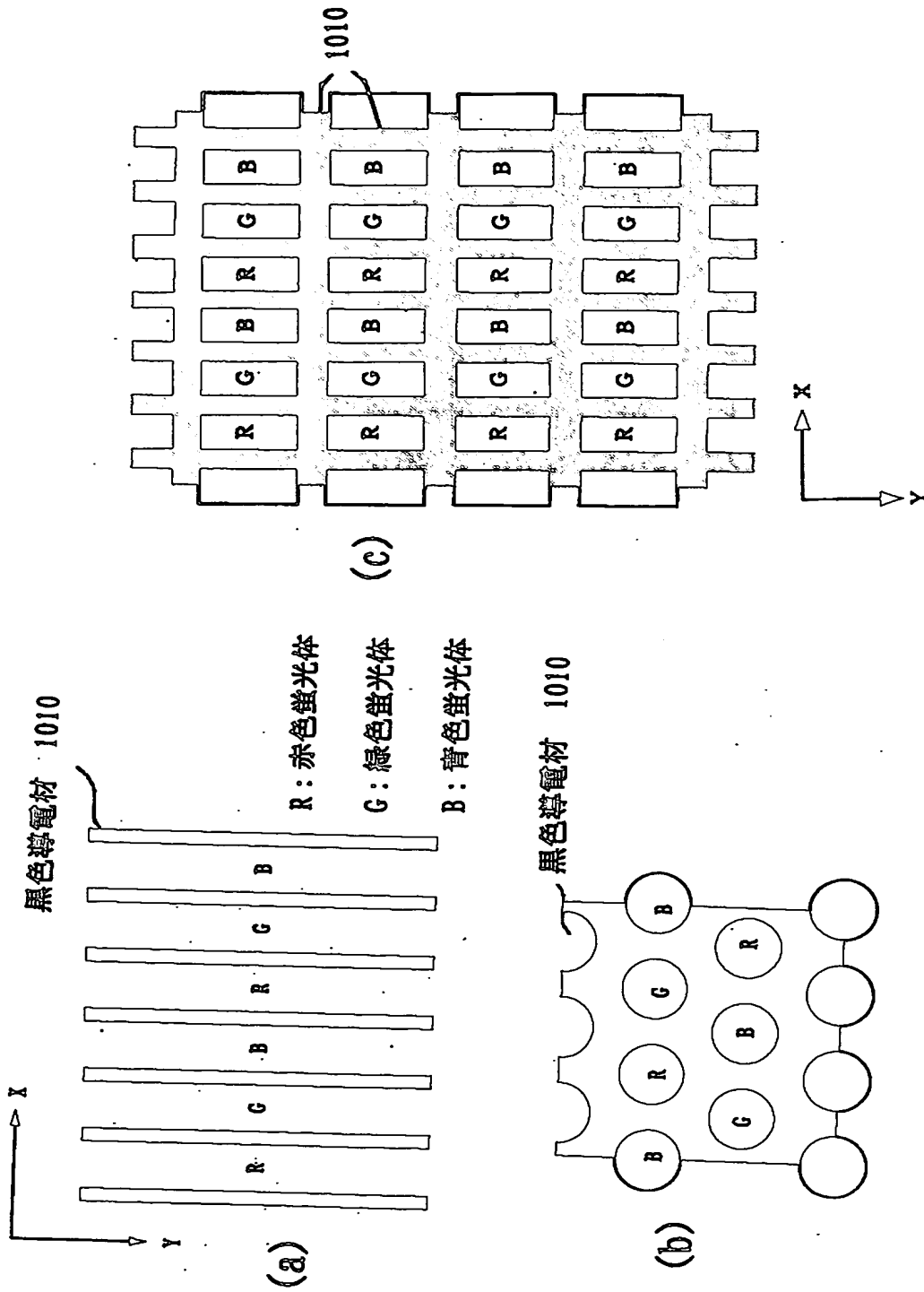
【図 1 4】



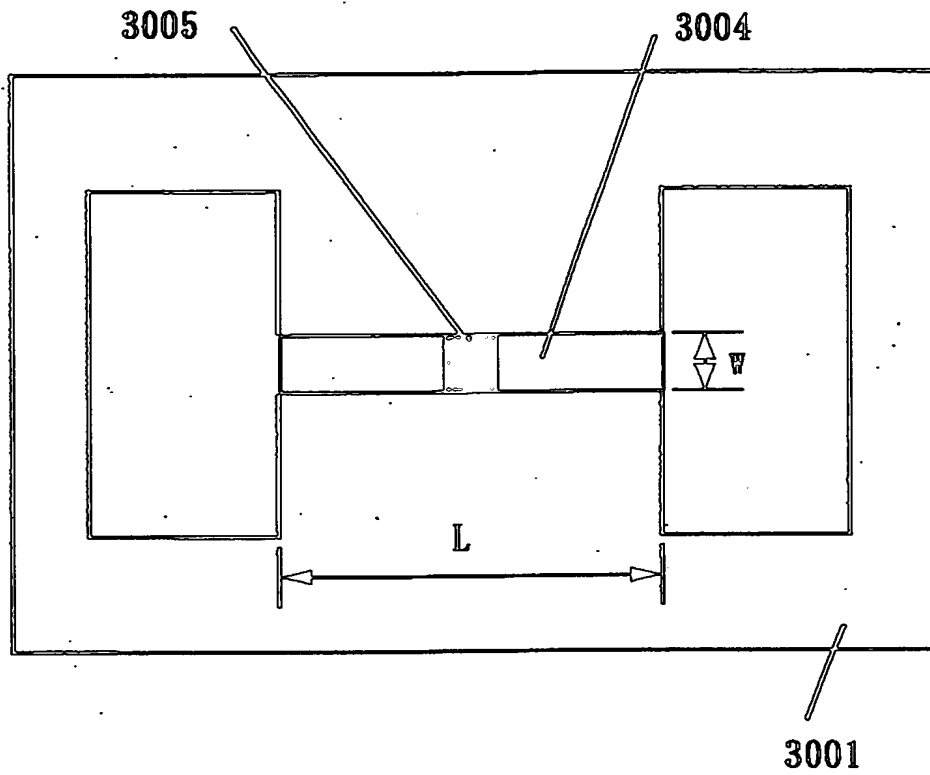
【図 15】



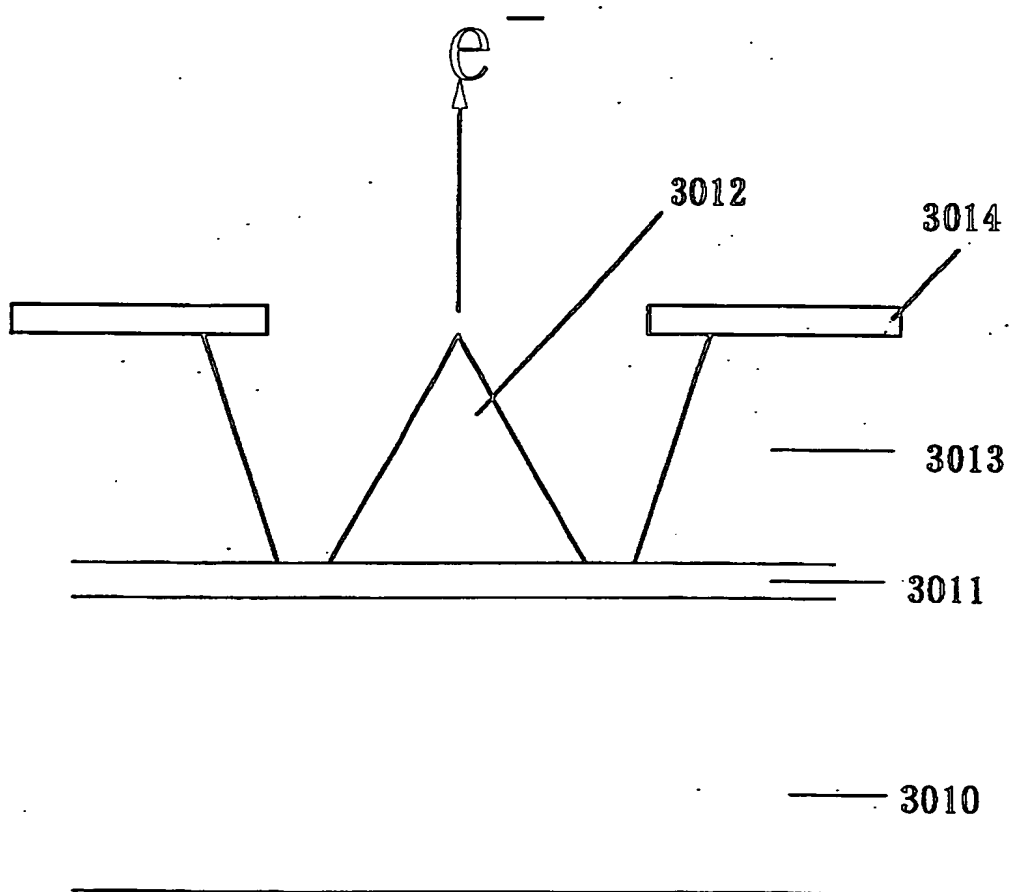
【图 1 6】



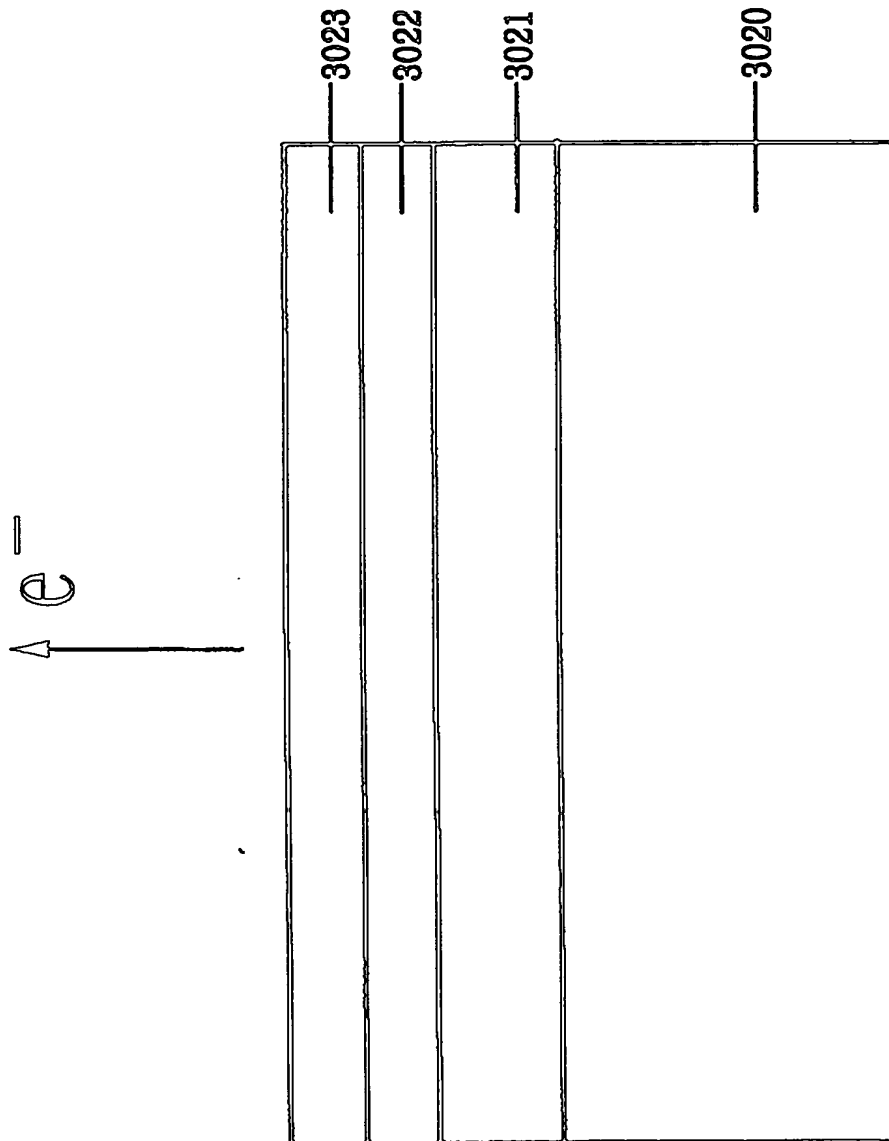
【図 1 7】



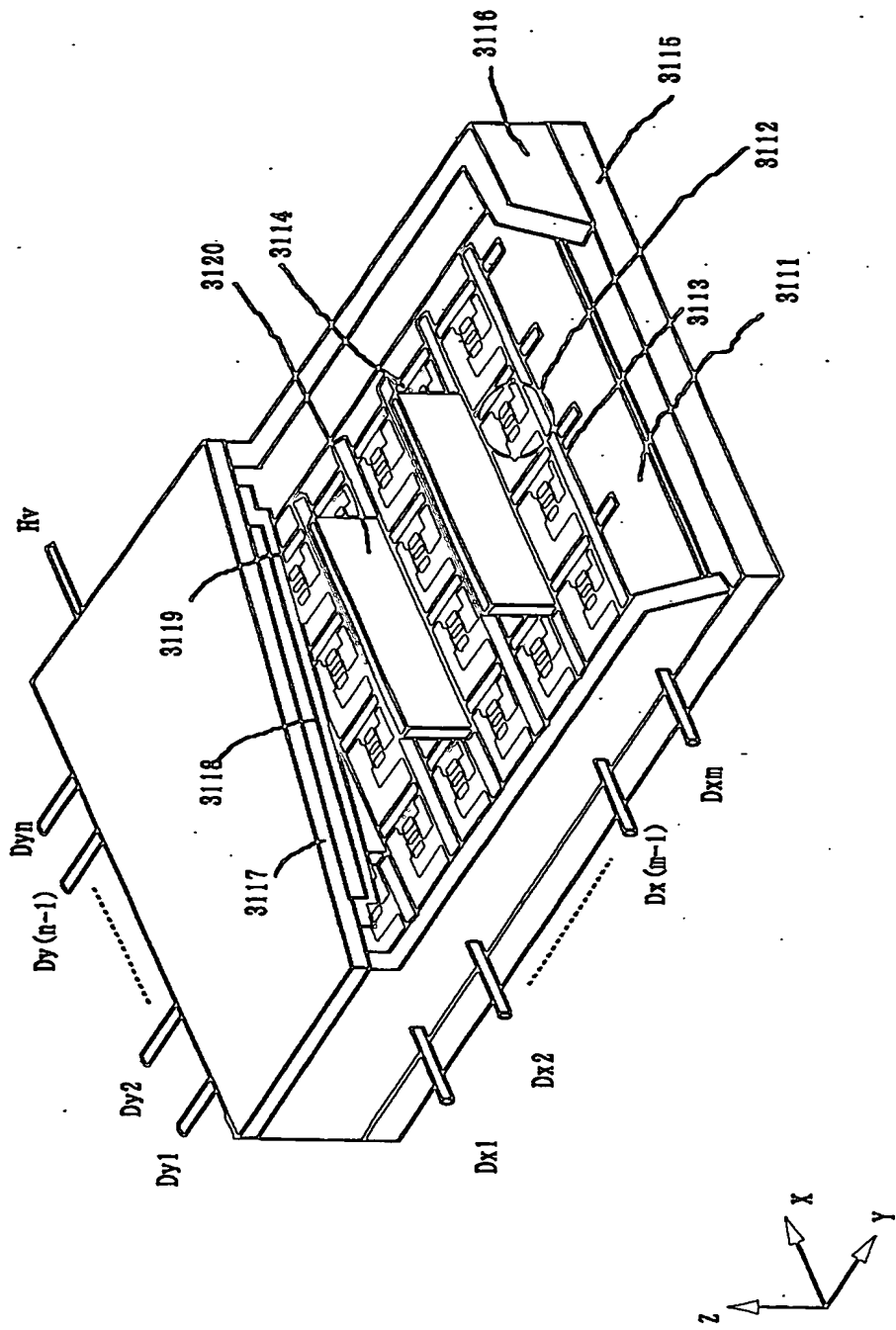
【図 1 8】



【図 1 9】



【図 20】



【書類名】 要約書

【要約】

【課題】 画像表示時の放電を防止し、良好な表示画像を得る為の画像表示装置の製造方法を提供する。

【解決手段】 電子ビーム源を形成したリアプレートと、電子ビームの照射により発光する蛍光体を形成したフェースプレートとを備えた画像形成装置の製造方法において、前記リアプレートと前記フェースプレートとを含む真空容器を形成（S 1 0 3）する前に、電極が形成された基板に高電圧を印加する工程（S 1 0 1）を有することを特徴とする画像形成装置の製造方法。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 1 0 0 7]

1. 変更年月日 1 9 9 0 年 8 月 3 0 日

[変更理由] 新規登録

住 所 東京都大田区下丸子 3 丁目 3 0 番 2 号

氏 名 キヤノン株式会社